

Patent Abstracts of Japan

PUBLICATION NUMBER : 09080246
PUBLICATION DATE : 28-03-97

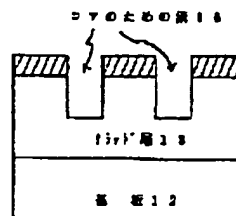
APPLICATION DATE : 14-09-95
APPLICATION NUMBER : 07237008

APPLICANT : HITACHI CABLE LTD;

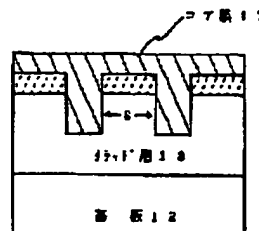
INVENTOR : SATO SHINOBU;

INT.CL. : G02B 6/13

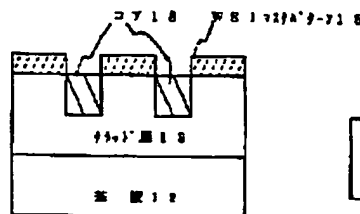
TITLE : PRODUCTION OF QUARTZ-GLASS
WAVEGUIDE



(a) フライエッチングによるコア形成のためのマスク形成



(b) プラズマCVDによるコア層の形成



(c) フライエッチングによるコア形成

ABSTRACT : PROBLEM TO BE SOLVED: To provide a method for producing a quartz-glass waveguide capable of easily imparting a desired characteristic to an optical multiplexer/ demultiplexer as a constituent of the light filter, light switch, dispersion compensating circuit, etc.

SOLUTION: A WSi mask pattern 15 is formed on the low-refractive-index clad layer 13 formed on an SiO₂ or Si substrate 12 to cut a couple of grooves 16 for a core, the grooves 16 are cut in the clad layer 13 by the use of the pattern, a desired high-refractive-index core 18 is formed in the groove 16 in accordance with the range S between the grooves.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-80246

(43) 公開日 平成9年(1997)3月28日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

G 0 2 B 6/13

G 0 2 B 6/12

M

審査請求 未請求 請求項の数3 O L (全 14 頁)

(21) 出願番号 特願平7-237008

(22) 出願日 平成7年(1995)9月14日

(71) 出願人 000005120

日立電線株式会社

東京都千代田区丸の内二丁目1番2号

(72) 発明者 堀 彰弘

茨城県土浦市木田余町3550番地 日立電線

株式会社アドバンスリサーチセンタ内

(72) 発明者 佐藤 忍

茨城県土浦市木田余町3550番地 日立電線

株式会社アドバンスリサーチセンタ内

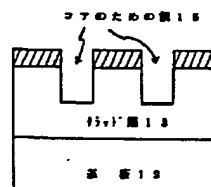
(74) 代理人 弁理士 網谷 信雄

(54) 【発明の名称】 石英系ガラス導波路の製造方法

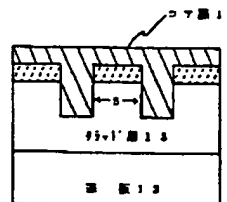
(57) 【要約】

【課題】 光フィルタ、光スイッチ、分散補償回路などを実現するために、これらの構成要素の1つである光合分波器を、希望の特性とすることが容易に可能な石英系ガラス導波路の製造方法を提供する。

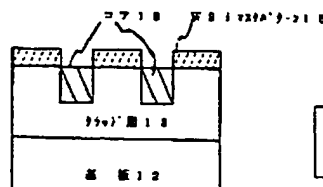
【解決手段】 SiO_2 あるいはSi基板12、20表面に形成された低屈折率のクラッド層13、21の上に、一対のコア用の溝16、24を作成するためのWSiマスクパターン15、23を形成し、このWSiマスクパターン15、23を用いて、上記低屈折率のクラッド層13、21中にコア用の溝16、24を形成し、このコア用溝16、24に、溝同士の幅Sに応じて所望の高屈折率のコア18、26を形成する。



(a) フライエッチングによるコアのための溝形成



(b) プラズマCVDによるコア層の形成



(c) フライエッチングによるコア形成

【特許請求の範囲】

【請求項1】 SiO_2 あるいはSi基板表面に形成された低屈折率のクラッド層の上に、一対のコア用の溝を作成するためのWSiマスクパターンを形成し、このWSiマスクパターンを用いて、上記低屈折率のクラッド層中にコア用の溝を形成し、このコア用溝に、溝同士の幅に応じて所望の高屈折率のコアを形成することを特徴とする石英系ガラス導波路の製造方法。

【請求項2】 SiO_2 あるいはSi基板表面に形成された低屈折率のクラッド層の上にWSi膜を形成後、フォトリソグラフィ工程およびドライエッチング工程を経てコア用の溝を作成するためのWSiマスクパターンを形成し、ついでこのWSiマスクパターンを用いて、ドライエッチング工程によりコア用の溝を低屈折率のクラッド層中に形成し、その上に、プラズマCVD法により溝幅に応じた所望の値を有した高屈折率のコア膜を形成してこの溝内を埋め込み、ついでドライエッチング工程により余分なコア膜を、WSi膜が現れてくるまでエッチングして取り除いた後、このWSiマスクをドライエッチング工程により取り除き、最後に上記のエッチングした表面全体に低屈折率のクラッド層を形成する請求項1記載の石英系ガラス導波路の製造方法。

【請求項3】 SiO_2 あるいはSi基板表面に形成された低屈折率のクラッド層の上にWSi膜を形成後、フォトリソグラフィ工程およびドライエッチング工程を経てコア用の溝を作成するためのWSiマスクパターンを形成し、ついでこのWSiマスクパターンを用いて、ドライエッチング工程によりコア用の溝を低屈折率のクラッド層中に形成し、その後、ドライエッチング工程によりWSiマスクパターンを除去した後、プラズマCVD法により溝幅に応じた所望の値を有した高屈折率のコア膜を形成してこの溝内を埋め込み、ついでドライエッチング工程により余分なコア膜を、エッチングして取り除き、最後にこの表面に低屈折率のクラッド層を形成する請求項1記載の石英系ガラス導波路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光フィルタ、光スイッチ、分散補償回路などに利用できる石英系ガラス導波路の製造方法に関するものである。

【0002】

【従来の技術】従来の石英系ガラス導波路の製造方法を図9、図10に示す。

【0003】最初に SiO_2 あるいはSiの基板1上に、 SiO_2 のクラッド層2を、プラズマCVD法、スパッタ法、イオンビーム法等により成膜する(図9(a))。

【0004】ついで TiO_2 、 GeO_2 などの屈折率制御用ドーパントを添加した SiO_2 、あるいは SiOX 、 NyHz 等の石英系ガラス材料のコア膜3を、プラズマ

CVD法、スパッタ法、イオンビーム法等により成膜する(図9(b))。さらにこの上にWSi膜4をスパッタ法により成膜する(図9(c))。ついでフォトリソグラフィ工程、ドライエッチング工程によりコアとなる場所を覆うWSiマスクパターン5を形成する(図10(a))。ドライエッチング工程により石英系ガラス材料のコア6を形成する(図10(b))。最後に石英系ガラス材料のクラッド層7で覆うことにより、石英系ガラス導波路ができる(図10(c))。

【0005】

【発明が解決しようとする課題】このような光フィルタ、光スイッチ、分散補償回路などの導波路型光回路の構成要素の1つとして光合分波器があり、コア6、6の屈折率と光結合領域のコア6、6との距離Sを調整することにより、希望する分波特性を得ることができる。

【0006】しかし、図9、図10に示した従来方法ではコア6、6の屈折率はコア膜3を形成した時点で決定される。従って、希望する分波特性を得るためには図10(b)の工程におけるドライエッチングの条件を最適化し、コア6、6間の距離Sを設計値通りにする必要がある。しかし、このドライエッチングの条件を最適化することは容易ではなく、コア6、6間の距離Sは設計値よりもずれることが多く、希望する3dBカプラの特性を得ることは困難である。

【0007】本発明の目的は、上記従来技術の問題点を解決し、光フィルタ、光スイッチ、分散補償回路などを實現するために、これらの構成要素の1つである光合分波器を、希望の特性とすることが容易に可能な石英系ガラス導波路の製造方法を提供することにある。

【0008】

【課題を解決するための手段】本発明は上記の目的を達成するために、請求項1の発明は、 SiO_2 あるいはSi基板表面に形成された低屈折率のクラッド層の上に、一対のコア用の溝を作成するためのWSiマスクパターンを形成し、このWSiマスクパターンを用いて、上記低屈折率のクラッド層中にコア用の溝を形成し、このコア用溝に、溝同士の幅に応じて所望の高屈折率のコアを形成するものである。

【0009】請求項2の発明は、 SiO_2 あるいはSi基板表面に形成された低屈折率のクラッド層の上にWSi膜を形成後、フォトリソグラフィ工程およびドライエッチング工程を経てコア用の溝を作成するためのWSiマスクパターンを形成し、ついでこのWSiマスクパターンを用いて、ドライエッチング工程によりコア用の溝を低屈折率のクラッド層中に形成し、その上に、プラズマCVD法により溝幅に応じた所望の値を有した高屈折率のコア膜を形成してこの溝内を埋め込み、ついでドライエッチング工程により余分なコア膜を、WSi膜が現れてくるまでエッチングして取り除き、このWSiマスクをドライエッチング工程により取り除き、最後に上記

のエッチングした表面全体に低屈折率のクラッド層を形成する請求項1記載の石英系ガラス導波路の製造方法である。

【0010】請求項3の発明は、 SiO_2 あるいは Si 基板表面に形成された低屈折率のクラッド層の上に WSi 膜を形成後、フォトリソグラフィ工程およびドライエッチング工程を経てコア用の溝を作成するための WSi マスクパターンを形成し、ついでこの WSi マスクパターンを用いて、ドライエッチング工程によりコア用の溝を低屈折率のクラッド層中に形成し、その後、ドライエッチング工程により WSi マスクパターンを除去した後、プラズマCVD法により溝幅に応じた所望の値を有した高屈折率のコア膜を形成してこの溝内を埋め込み、ついでドライエッチング工程により余分なコア膜を、エッチングして取り除き、最後にこの表面に低屈折率のクラッド層を形成する請求項1記載の石英系ガラス導波路の製造方法である。

【0011】本発明の方法によれば、ドライエッチング等により低屈折率のクラッド層中に一对のコアを形成する溝を作成した後、この溝と溝との距離 S を測定し、その値から希望する3dBカブラの特性が得られるよう、コア膜の屈折率を調整しながら作成することで、希望するカブラの特性を得ることが可能となる。従って、容易に希望する特性を有した石英系ガラス導波路ができる。

【0012】

【発明の実施の形態】以下、本発明の好適実施の形態を添付図面に基づいて詳述する。

【0013】図2、図3、図4に本発明の石英系ガラス導波路の製造方法を示す。

【0014】図2(a)において、 SiO_2 あるいは Si の基板12上に、 SiO_2 のクラッド層13を、プラズマCVD法、スパッタ法、イオンビーム法等により成膜する。ついでこの上に WSi 膜14をスパッタ法により成膜する(図2(b))。次にフォトリソグラフィ工程、ドライエッチング工程により、コアとなる場所以外を覆う WSi マスクパターン15を形成する(図2(c))。

【0015】そしてドライエッチングにより光合分波用コアのための一对の溝16を形成する(図3(a))。次にドライエッチングにより形成したコアのための溝と溝の距離 S を正確に計測し希望の特性が得られるように、屈折率を調整しながら、 SiO_2 に TiO_2 、 GeO_2 などの屈折率制御用ドーパントを添加したもの、あるいは SiO_xNyHz 等の石英系ガラス材料のコア膜17を、プラズマCVD法、スパッタ法、イオンビーム法等により成膜する(図3(b))。ついで余分なコア膜をドライエッチング工程により WSi マスクパターン15が表れるまで除去しコア18を形成する(図3(c))。

【0016】そしてドライエッチング工程によりこの WSi

Si マスクパターン15を除去する(図4(a))。最後に石英ガラス材料のクラッド層19で覆うことにより、希望の特性を有した石英系ガラス導波路が容易にできる(図4(b))。

【0017】図5、図6、図7は、本発明の石英系ガラス導波路の製造方法の他の実施の形態を示すものである。

【0018】図5(a)において、 SiO_2 あるいは Si の基板20上に、 SiO_2 のクラッド層21を、プラズマCVD法、スパッタ法、イオンビーム法等により成膜する。ついでこの上に WSi 膜22をスパッタ法により成膜する(図5(b))。次にフォトリソグラフィ工程、ドライエッチング工程により、コアとなる場所以外を覆う WSi マスクパターン23を形成する(図5(c))。

【0019】そしてドライエッチングによりコアのための溝24を形成する(図6(a))。次にドライエッチング工程により WSi マスクパターン23を取り除く(図6(b))。次にコアのための溝と溝の距離 S を正確に計測し希望の特性が得られるように、屈折率を調整しながら、 SiO_2 に TiO_2 、 GeO_2 などの屈折率制御用ドーパントを添加したもの、あるいは SiO_xNyHz 等の石英系ガラス材料のコア膜25を、プラズマCVD法、スパッタ法、イオンビーム法等により形成する(図6(c))。ついで余分なコア膜はドライエッチング工程を用い、あらかじめ求めておいたエッチングレートから、余分なコア膜の厚さをエッチングするのに必要な時間を計算し、その時間だけドライエッチングすることで除去し、コア26を形成する(図7(a))。最後に石英ガラス材料のクラッド層27で覆うことにより、希望の特性を有した石英系ガラス導波路が容易にできる(図7(b))。

【0020】次に、上記方法を用い試作した導波路構造の光合分波器の試作結果について説明する。

【0021】図1(a)および(b)は導波路型光合分波器の概略図を示したもので、図1(a)は全体図、図1(b)は図(a)のa-a'断面図をそれぞれ示したものである。

【0022】まず図1(a)に示したように、光信号27のごとく光合分波器の入力端に入射した波長 λ_1 および λ_2 の光信号はコア28-1内を伝搬し、結合領域29内に達し、コア28-1とコア28-2間を干渉しながら伝搬して光合分波器の出力端から矢印30-1および30-2のごとく、波長 λ_1 および λ_2 の光信号がそれぞれ分波されて出力される。

【0023】この構成において、低損失で分波しかつ波長分離度を良くするためには、それぞれのコア28-1と28-2の距離 S を設計値にできるだけ近づける必要がある。

【0024】コア28-1および28-2の幅 W を 8μ

m、コア28-1と28-2との距離Sを $5.5\mu\text{m}$ 、コア28-1(28-2)とクラッド28との比屈折率差を0.25%として試作した光合分波器の分波特性を評価した結果を図らの実線(本発明の方法により作成した光合分波器)および点線(従来方法により作成した光合分波器)で示す。ただし、設計値では $\lambda_1 = 1.3\mu\text{m}$ 、 $\lambda_2 = 1.55\mu\text{m}$ とした。

【0025】本発明の方法のものは、それぞれの分波すべき中心波長のずれがほとんど無いのに、従来の方法のものはかなり中心波長のずれ(約 $0.12\mu\text{m}$)が生じた。また伝搬損失も本発明の方法のものが低い結果であった。これは本提案の方法はドライエッチングによりコアを形成する溝を作成した後、この溝と溝とのギャップSを測定し、その値から希望する特性が得られるよう、コア膜の屈折率を制御しながら作成したので、設計値に近い構造となっているためである。

【0026】

【発明の効果】以上要するに本発明によれば、ドライエッチングによりコアを形成する溝を作成した後、この溝と溝との距離を測定し、その値から希望する光合分波器の特性が得られるよう、コア膜の屈折率を制御しながら作成することができ、希望する光合分波器の特性を得ることが可能となる。従つて、容易に希望する特性を有した石英系ガラス導波路ができる。

【図面の簡単な説明】

【図1】本発明の方法で得られた石英系ガラス導波路を示す概略図である。

【図2】本発明の石英系ガラス導波路の製造方法を示す図である。

【図3】図2に続く本発明の石英系ガラス導波路の製造方法を示す図である。

【図4】図3に続く本発明の石英系ガラス導波路の製造方法を示す図である。

【図5】本発明の石英系ガラス導波路の他の製造方法を示す図である。

【図6】図5に続く本発明の石英系ガラス導波路の他の製造方法を示す図である。

【図7】図6に続く本発明の石英系ガラス導波路の他の製造方法を示す図である。

【図8】本発明及び従来の方法で試作した導波路型光合分波器の分波特性を示す図である。

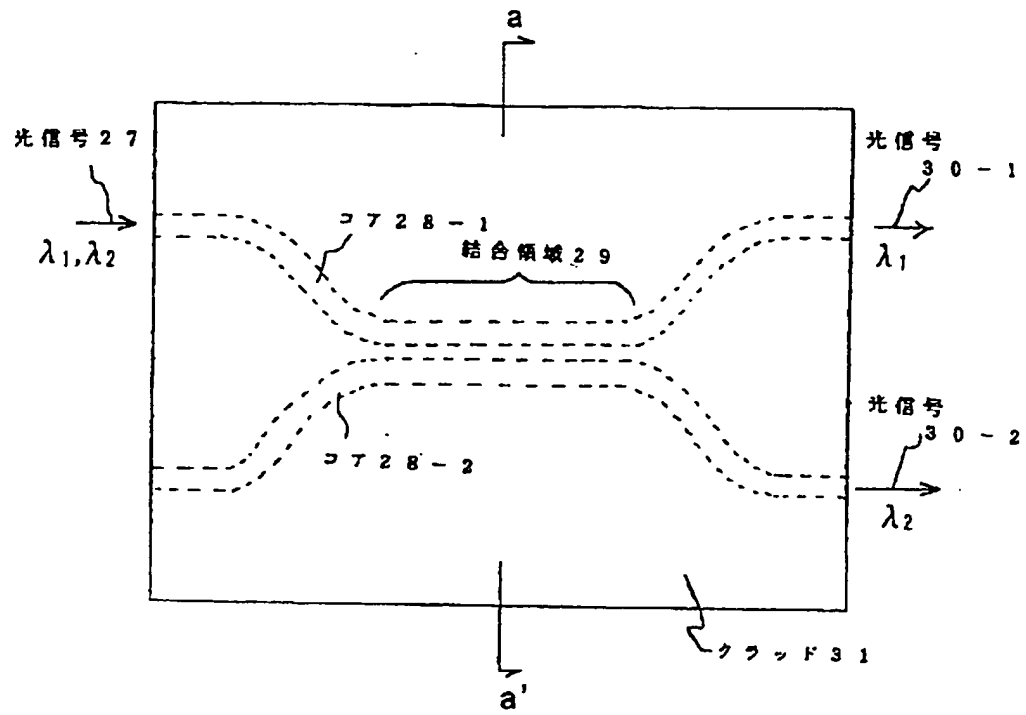
【図9】従来の石英系ガラス導波路の製造方法を示す図である。

【図10】図9に続く従来の石英系ガラス導波路の製造方法を示す図である。

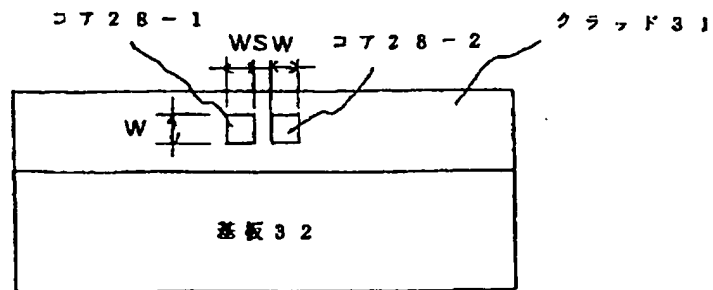
【符号の説明】

- 12, 20 基板
- 13, 21 クラッド層
- 14, 22 WSi膜
- 15, 23 WSiマスクパターン
- 16, 24 コア形成のための溝
- 17, 25 コア膜
- 18, 26 ドライエッチングにより形成したコア
- 19, 27 クラッド層

【図1】

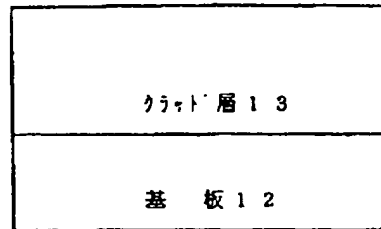


(a)

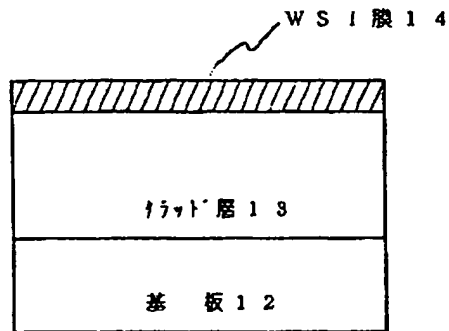


(b)

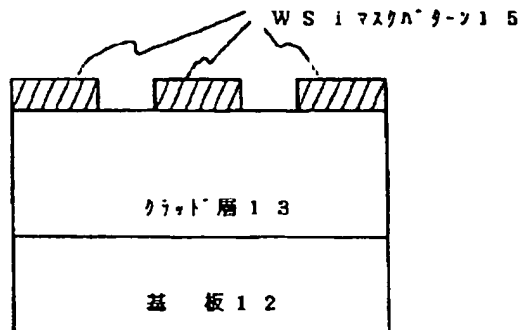
【図2】



(a) クラッド層形成

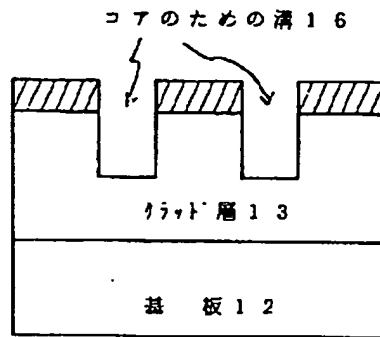


(b) WSi膜形成

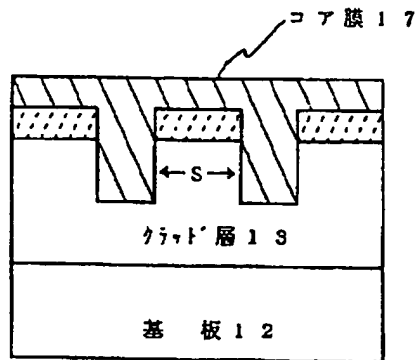


(c) ドライエッチングのためのWSiマスク層形成

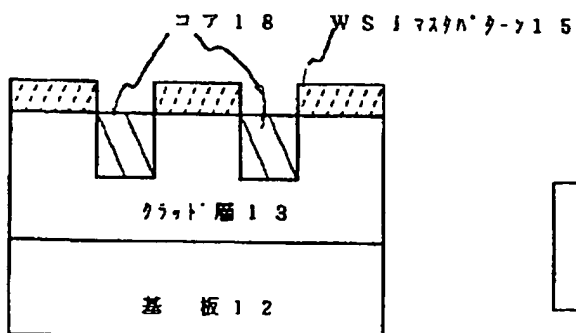
【図3】



(a) ドライエッチングによるコアのための溝形成

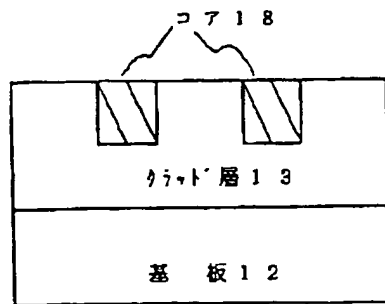


(b) プラズマCVDによるコア膜の形成

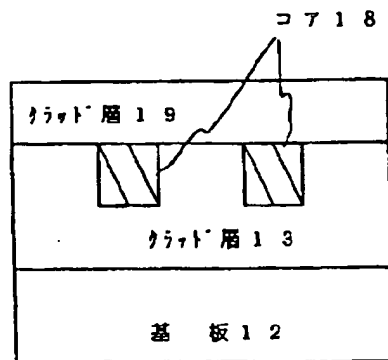


(c) ドライエッチングによるコア形成

【図4】

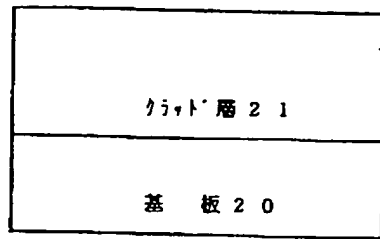


(a) ドライエッチングによる金属マスクの除去

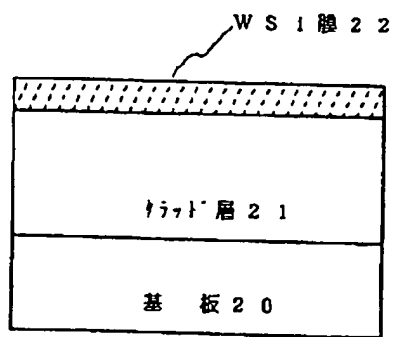


(b) クラッド層形成

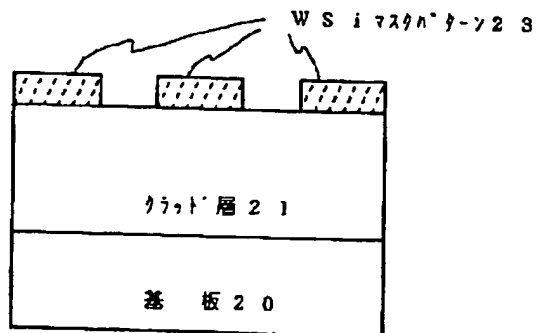
【図5】



(a) クラッド層形成

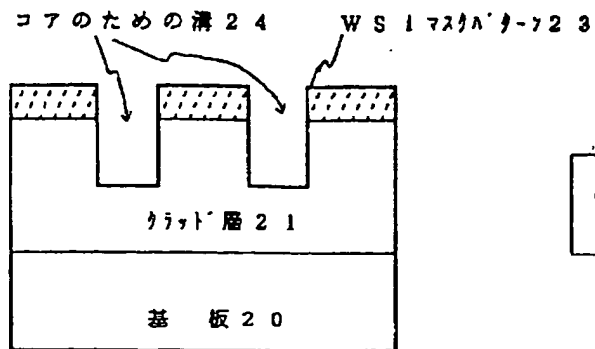


(b) WSi膜形成

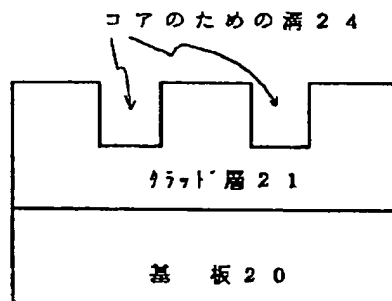


(c) ドライエッチングのための金属マスク形成

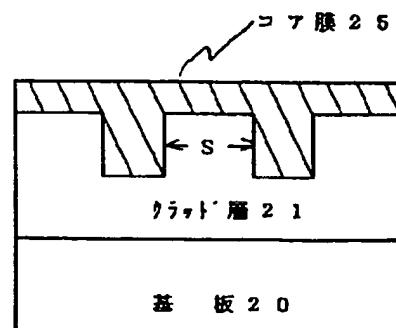
【図6】



(a) ドライエッチングによるコアのための溝形成

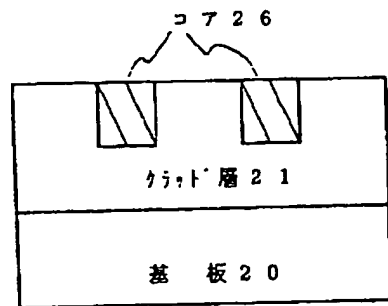


(b) ドライエッチングによる金属マスクの除去

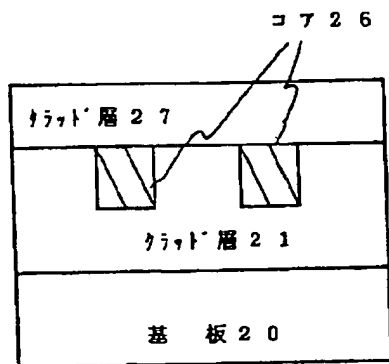


(c) プラズマCVDによるコア膜形成

【図7】

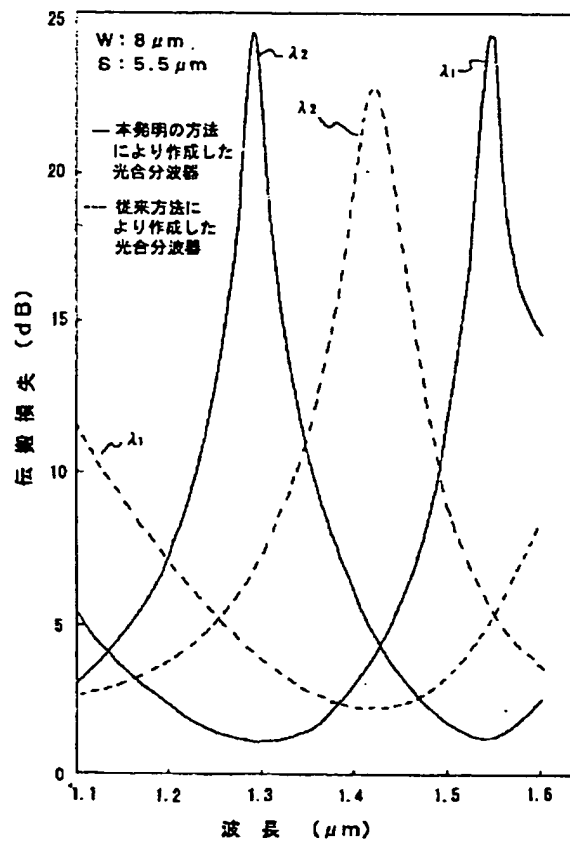


(a) ドライエッチングによるコア形成

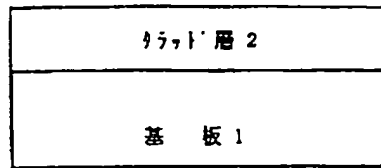


(b) クラッド層形成

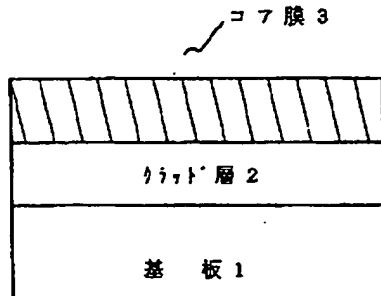
【図8】



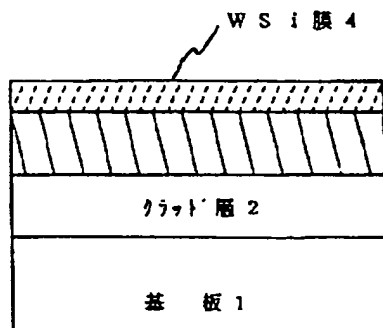
【図9】



(a) クラッド層形成

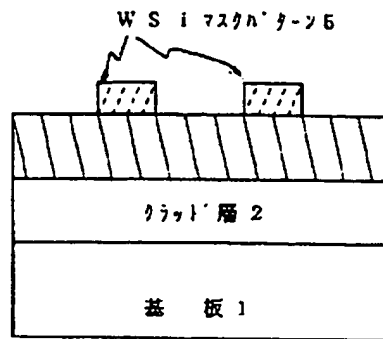


(b) コア膜形成

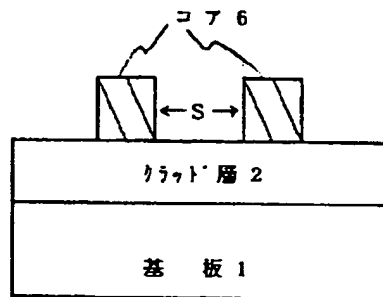


(c) WSi膜形成

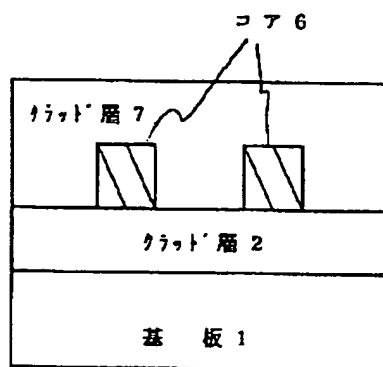
【図10】



(a) ドライエッチングのための金属マスク形成



(b) コア形成



(c) クラッド層形成